

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

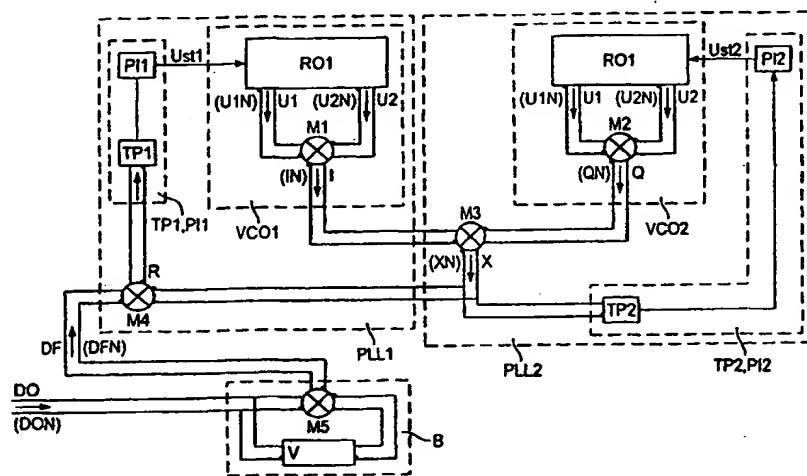
**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problems Mailbox.**

**THIS PAGE BLANK (USPTO)**

(51) Internationale Patentklassifikation <sup>7</sup> :  H03K 3/00		A2	(11) Internationale Veröffentlichungsnummer: <b>WO 00/14873</b>
			(43) Internationales Veröffentlichungsdatum: 16. März 2000 (16.03.00)
(21) Internationales Aktenzeichen: PCT/DE99/02734		(81) Bestimmungsstaaten: AU, BR, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).	
(22) Internationales Anmeldedatum: 1. September 1999 (01.09.99)			
(30) Prioritätsdaten: 198 41 008.5 8. September 1998 (08.09.98) DE		Veröffentlicht <i>Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.</i>	
(71) Anmelder: SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).			
(72) Erfinder: DIETRICH, Werner, Siegfriedgasse 8/3, A-1210 Wien (AT).			

(54) Title: CIRCUIT AND METHOD FOR GENERATING CLOCK PULSES

(54) Bezeichnung: SCHALTUNGSANORDNUNG UND VERFAHREN ZUR TAKTERZEUGUNG



## (57) Abstract

The invention relates to a circuit in which an in-phase condition is obtained in a first tracking synchronization unit between a reference signal and a comparison signal. To this end, a second tracking synchronization unit is used for generating the comparison signal, whereby a first output signal of a first oscillator of the first tracking synchronization unit and a second output signal of a second oscillator of the second tracking synchronization unit are used for generating the comparison signal.

**(57) Zusammenfassung**

Bei dieser Schaltungsanordnung wird eine Phasengleichheit in einer ersten Nachlaufsynchros-Einheit zwischen einem Führungssignal und einem Vergleichssignal dadurch erreicht, daß eine zweite Nachlaufsynchros-Einheit zur Bildung des Vergleichssignals verwendet wird, wobei ein erstes Ausgangssignal eines ersten Oszillators der ersten Nachlaufsynchros-Einheit und ein zweites Ausgangssignal eines zweiten Oszillators der zweiten Nachlaufsynchros-Einheit zur Bildung des Vergleichssignals verwendet wird.

**LEDIGLICH ZUR INFORMATION**

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		

## Beschreibung

### Schaltungsanordnung und Verfahren zur Takterzeugung

5 In digitalen optischen Übertragungssystemen werden aus übertragenen Daten Taktsignale zur weiteren Datenverarbeitung gebildet.

Bekannte digitale optische Übertragungssysteme sind wie in  
10 Figur 1 dargestellt auf der Sendeseite mit elektrischen Multiplexern, die von einem Taktgenerator mit Taktsignalen angesteuert werden, ausgebildet. Bei einem n:1-Multiplexer ist die Taktfrequenz des am Ausgang des Multiplexers anliegenden Datensignales um den Faktor n höher als die  
15 Taktfrequenz jedes am Eingang des Multiplexers anliegenden Datensignals.

Durch den Faktor n kann man von einer technologisch leicht beherrschbaren zu einer höheren Taktfrequenz der Datensignale  
20 an den Ausgängen des Multiplexers gelangen.

In einer Empfangseinheit eines digitalen optischen Übertragungssystems werden mit Hilfe von Demultiplexern aus einem Datenstrom mit hoher Datenübertragungsrate wieder n  
25 Datenströme mit niedriger Datenübertragungsrate erzeugt. Zur Taktsignalerzeugung für die in der Empfangseinheit angeordneten Demultiplexer werden die Taktsignale mit der entsprechenden Taktfrequenz aus den übertragenen Datensignalen abgeleitet.

30 Schaltungsanordnungen zur Taktsignalerzeugung sind aus folgenden Veröffentlichungen bekannt: IEEE JOURNAL OF SOLID STATE CIRCUITS Vol. 32; No. 9, pp. 1451-1454, September 1997 ist ein 11-GHz 3-V SiGe Voltage Controlled Oscillator with  
35 Integrated Resonator und in IEEE JOURNAL OF SOLID STATE CIRCUITS Vol SC-27, pp. 1752 - 1762, December 1992 ist ein 6-GHz Integrated Phase-Locked

Loop Using AlGaAs/GaAs Heterojunction Bipolar Transistors  
gezeigt.

Die bekannten Schaltungsanordnungen zur Taktsignalerzeugung

5 sind technologiebedingt nicht verwendbar bei  
Datenübertragungsraten von größer als 40 Gbit/s bei optischen  
Multi-Gbit/s- Übertragungssystemen da mit diesen nur etwa 1/4  
der Grenzfrequenz eines verwendeten aktiven Schaltelementes  
erzeugt werden kann. Die Grenzfrequenz eines aktiven  
10 Schaltelementes liegt etwa bei 100 GHz. Zu einer  
Phasensynchronisation innerhalb einer Schaltungsanordnung zur  
Taktsignalerzeugung ist jedoch eine Taktfrequenz von  
mindestens 40 GHz erforderlich.

15 Der Erfindung liegt die Aufgabe zugrunde, eine weitere  
Schaltungsanordnung und ein Verfahren zur Taktsignalerzeugung  
mit einer Taktfrequenz anzugeben, die näher an der durch die  
aktiven Schaltelemente vorgegebenen Grenzfrequenz liegt.

20 Gemäß der Erfindung wird die gestellte Aufgabe durch die  
Patentansprüche 1 und 9 gelöst.

Die Erfindung bringt den Vorteil mit sich, daß eine  
Taktfrequenz bei der Taktsignalerzeugung erreicht wird, die  
25 bei etwa der halben Grenzfrequenz in der Schaltungsanordnung  
verwendeten aktiven Schaltelemente liegt.

Die Erfindung bringt den Vorteil mit sich, daß keine LC-  
Filter verwendet werden müssen, wodurch eine Integration der  
30 Schaltung zur Taktzeugung auf einem Halbleiterchip möglich  
wird.

Weitere vorteilhafte Ausbildungen der Schaltungsanordnung und  
des Verfahrens sind in den weiteren Patentansprüchen  
35 angegeben.

Weitere Besonderheiten der Erfindung werden aus den nachfolgenden näheren Erläuterungen eines Ausführungsbeispiels anhand von Zeichnungen ersichtlich.

5 Es zeigen:

Figur 1 eine Sende- und Empfangseinheit, die durch eine optische Übertragungsstrecke verbunden sind,

Figur 2 eine Zuordnung von in Datenströmen übertragenen 10 Datensignalen zu Taktignalen,

Figur 3 ein Prinzipschaltbild einer bekannten Taktgenerierzeugungseinheit,

Figur 4 die Phasenverhältnisse von Eingangs- und Ausgangssignalen der Taktgenerierzeugungseinheit,

15 Figur 5 einen zweistufigen Ringoszillator,

Figur 6 dazugehörige Impulsdigramme,

Figur 7 ein Prinzipschaltbild einer weiteren Taktgenerierzeugungseinheit und

Figur 8 die Phasenverhältnisse von Eingangs- und 20 Ausgangssignalen der weiteren Taktgenerierzeugungseinheit.

Figur 1 zeigt die Eingangs erwähnte Sendeeinheit S und die 25 Empfangseinheit E, die durch die optische Übertragungsstrecke UE verbunden sind.

In der Sendeeinheit S sind ein erster Multiplexer MUX1 zur Zusammenfassung der ankommenden ersten und zweiten

30 Datensignale DI1, DI2 zu einem fünften Datensignal DI5 und ein zweiter Multiplexer MUX2 zur Zusammenfassung der ankommenden dritten und vierten Datensignale DI3, DI4 zu einem sechsten Datensignal DI6 angeordnet. Die fünften und sechsten Datensignale DI5, DI6 werden einem dritten

35 Multiplexer MUX3 zugeführt. Die am Ausgang des dritten Multiplexers MUX3 abgreifbaren Datensignale DI werden zu einem elektrooptischen Wandler EOW weitergeleitet. Die

Versorgung der ersten, zweiten und dritten Multiplexer MUX1, MUX2 und MUX3 mit ersten, zweiten und dritten Taktsignalen CLKI1, CLKI2 und CLKI3 übernimmt eine

5 Taktsignalerzeugungseinheit CLKIGEN. Das erste und zweite Multiplexer MUX1 und MUX2 hat eine erste Taktfrequenz. Das dritte Taktsignal CLKI3 für den dritten Multiplexer MUX3 hat eine zweite Taktfrequenz.

10 In der Empfangseinheit E sind ein die übertragenen optischen Datensignale empfänger optoelektrischer Wandler OEW, ein dritter Demultiplexer DEMUX3 sowie ein zweiter und erster Demultiplexer DEMUX2, DEMUX1 angeordnet. Der zweite und dritte Demultiplexer DEMUX1, DEMUX2 ist dem dritten 15 Demultiplexer DEMUX3 nachgeordnet.

Eine notwendig werdende Vorverstärkung des optischen Signals kann mit einem erbium doped fiber amplifiers EDFA erfolgen. Als elektrische Verstärker in dem optoelektrischen Wandler 20 OEW kann ein in dem Wandler integrierter Kettenverstärker mit Heterostruktur FET auf InAlAs/InGaAs/InP-Basis, die bis zu einer Grenzfrequenz  $f_g/4$  verwendet werden können.

25 Ausgehend von den umgesetzten optischen Datensignalen des optoelektrischen Wandlers OEW werden die Datensignale DO durch den dritten Demultiplexer DEMUX3 in fünfte und sechste Datensignale DO5, DO6 aufgeteilt. Eine weitere Aufteilung der fünften und sechsten Datensignale DO5 und DO6 erfolgt durch den ersten und zweiten Demultiplexer DEMUX1, DEMUX2. An den 30 Ausgängen des ersten Demultiplexers DEMUX1 liegen die ersten und zweiten Datensignale DO1 und DO2 an. An den Ausgängen des zweiten Demultiplexers DEMUX2 liegen die dritten und vierten Datensignale DO3 und DO4 an. Der erste, zweite und der dritte Demultiplexer DEMUX1, DEMUX2 und DEMUX3 werden durch erste, 35 zweite und dritte Taktsignale mit unterschiedlicher Taktfrequenz gesteuert. Das erste, zweite und das dritte Taktsignal CLKO1, CLKO2 und CLKO3 werden von einer

Takterzeugungseinheit CLKOREGEN abgegeben. Das erste und das zweite Taktignal CLK01 und CLK02 haben eine erste Taktfrequenz. Das dritte Taktignal CLK03 weist eine zweite Taktfrequenz auf. Als Eingangssignal liegen an der 5 Takterzeugungseinheit CLKOREGEN die von dem optoelektrischen Wandler OEW abgegebenen Datensignale DO an.

In Figur 2 sind die Phasenlagen der Datenflanken und der Taktflanken der an den Eingängen bzw. dem Ausgang des ersten 10 Multiplexers MUX1 in der Sendeeinheit S anliegenden Daten- und Taktsignale dargestellt. Die ankommenden Datensignale DI1 und DI2 sind zueinander, um eine optimale Übernahme der Datensignale DI1 und DI2 an dem Ausgang des ersten Multiplexers MUX1 sicherzustellen, um  $180^\circ$  verschoben. Mit 15 der High-Phase des Taktsignals CLKI1 werden die ersten Datensignale DI1 an den Ausgang des ersten Multiplexers MUX1 weitergeleitet, mit der High-Phase des invertierten Taktsignals CLKI1N werden die zweiten Datensignale DI2 an den Ausgang des ersten Multiplexers MUX2 weitergeleitet. Die 20 Datenrate des am Ausgang des ersten Multiplexers MUX1 anliegenden fünften Datensignales DI5 ist doppelt so hoch wie die Datenrate der an den Eingängen des ersten Multiplexers MUX1 anliegenden Datenrate des ersten oder zweiten Datensignals DI1, DI2. Die Taktfrequenz des Taktsignals CLKI1 entspricht der Datenrate der am Eingang des ersten 25 Multiplexers MUX1 anliegenden ersten und zweiten Datensignals bzw. der halben Datenrate des Ausgangssignals des ersten Multiplexers MUX1.

30 Die Phase der Taktflanke des zweiten Taktsignals CLKI2 ist bezogen auf die Phase der Taktflanke des ersten Taktsignals CLKI1 um  $90^\circ$  verschoben. Der dritte Multiplexer MUX3 benötigt die doppelte Taktfrequenz des ersten oder zweiten Taktsignals. Die Taktfrequenz des am dritten Multiplexer 35 anliegenden Taktsignals CLKI3 entspricht der maximalen Datenrate der am Datenausgang des am ersten und zweiten

Multiplexers MUX1, MUX2 anliegenden fünften und sechsten Datensignals DI5, DI6.

In Figur 3 ist eine erste Nachlaufsynchrosynchronisations-Einheit

5 PLL1 dargestellt, die nachfolgend als Taktsignalerzeugungseinheit CLKIGEN bezeichnet wird. Diese Taktsignalerzeugungseinheit CLKIGEN ist mit einem ersten und zweiten Mischern M1, M2, einem Tiefpaß TP, einem Proportional-Integralregler PI und einem spannungsgesteuerten Oszillatoren 10 VCO gebildet.

Die Taktsignalerzeugungseinheit CLKIGEN wird durch ein Taktsignal CLKI synchronisiert. Dabei entspricht die 15 Taktfrequenz des Taktsignals CLKI der an den Eingängen des ersten und zweiten Multiplexers MUX1, MUX2 anliegenden ersten, zweiten, dritten und vierten Datensignale DI1, DI2, DI3, DI4.

Der spannungsgesteuerte Oszillatoren VCO ist im Wesentlichen 20 aus einem Ringoszillatoren gebildet, wie er in Figur 5 gezeigt und in der dazugehörigen Beschreibung beschrieben ist. Der erste und zweite Mischern M1 und M2 sind Gilbert-Multiplizierer oder Diodenmischer. Liegen an den Eingängen eines ersten oder zweiten Mischers M1, M2 eine erste und zweite Frequenz eines ersten und zweiten Signals U1, U2 an, dann erzeugt erste Mischer M1 ein Summensignal und ein 25 Differenzsignal. Der Ringsoszillatoren schwingt mit der Taktfrequenz der an seinen Eingängen anliegenden Datensignalen DI1...4.

30 Die an den Ausgängen des spannungsgesteuerten Oszillators VCO anliegenden ersten und zweiten Signale U1(U1N), U2(U2N) sind zueinander um  $90^\circ$  verschoben. Die ersten und zweiten Signale U1 (U1N) und U2 (U2N) am Eingang des ersten Mischers M1 ergeben am Ausgang des ersten Mischers M1 das erste 35 Ausgangssignal I(IN). Dieses erste Ausgangssignal I(IN) am Ausgang des spannungsgesteuerten Oszillators VCO hat die

doppelte Frequenz des ersten oder zweiten Signals U1, U2. Die in den Klammern stehenden Abkürzungen bezeichnen jeweils Komplimentärsignale der genannten Signale, gleiches gilt auch für die in Klammern stehenden Abkürzungen in den 5 nachfolgenden Figuren.

Der niederfrequente Anteil des zweiten Mischsignals M2 wird mit dem Tiefpaß TP herausgefiltert, dem Proportional-Integralregler PI zugeführt und eine Steuerspannung Ust1 gebildet. Mit der Steuerspannung Ust1 wird die Phase des 10 spannungsgesteuerten Oszillators VCO nachgeregelt.

Die Phasenzuordnung der Taktflanken des Taktsignals CLK1 des ersten und zweiten Signals U1, U2 und des ersten 15 Ausgangssignals I des ersten Mischers M1 ist in Figur 4 dargestellt.

Figur 5 zeigt einen zweistufigen Ringoszillator. Dieser zweitstufige Ringoszillator besteht aus einem ersten und 20 zweiten begrenzenden Verstärker, der vorteilhaft als ein Schmitt-Trigger OZ1, OZ2 ausgestaltet ist. Gesteuert wird der erste und zweite Schmitt-Trigger OZ1, OZ2 über den Steuereingang S, an dem die erste Steuerspannung Ust1 anliegt. Ein erster und zweiter Ausgang OZ1 ist mit einem 25 ersten und zweiten Eingang des zweiten Schmitt-Triggers verbunden. Am zweiten Ausgang des ersten Schmitt-Triggers OZ1 sowie am zweiten Eingang des zweiten Schmitt-Triggers OZ2 wird das anliegende Signal invertiert. Der zweite Ausgang des ersten Schmitt-Triggers OZ1 ist mit dem ersten Eingang des zweiten Schmitt-Triggers OZ2 verbunden. Ein erster Ausgang 30 des zweiten Schmitt-Triggers OZ2 ist mit einem zweiten Eingang des ersten Schmitt-Triggers OZ1 verbunden. Der zweite Ausgang des zweiten Schmitt-Triggers ist mit dem ersten Eingang des ersten Schmitt-Triggers OZ1 verbunden. Das am zweiten Ausgang des zweiten Schmitt-Triggers anliegende 35 Signal wird invertiert. Das Eingangssignal am zweiten Eingang des ersten Schmitt-Triggers OZ1 wird invertiert. An den

Ausgängen des ersten Schmitt-Triggers werden ein erstes und zweites Ausgangssignal U1(U1N) und am Ausgang des zweiten Schmitt-Triggers OZ2 ein erstes und zweites Ausgangssignal U2 (U2N) abgegriffen. Die Steuereingänge des ersten und zweiten 5 Schmitt-Triggers OZ1, OZ2 des zweistufigen Ringoszillators dienen der Einstellung der Verzögerungszeit, welche die Frequenz des Ausgangssignals U2 des Ringoszillators reguliert. Der Aufbau der Schmitt-Trigger ist technologieabhängig.

10

Ringoszillatoren haben den Vorteil, daß sie nur aus Halbleitern und Widerständen gebildet werden können. Eine Einstellung der Verzögerungszeit ist in weiten Bereichen durch eine Belastungsänderung möglich. Als Belastungsänderung 15 können sowohl eine ohmsche als auch eine kapazitive Belastung wie z.B. Sperrschichtkapazitäten zur Anwendung kommen.

Figur 6 zeigt die ersten und zweiten Signale U1(U1N), U2(U2N) die von dem zweitstufigen Ringoszillator abgegeben werden.

20 Die mit o bezeichnete Schwelle gibt einen oberen Einsatzpegel, die mit u bezeichnete Schwelle den unteren Einsatzpegel des jeweiligen Schnitt-Triggers an. Die Verzögerungszeit  $t_v$  gibt jeweils die Zeit vom Überschreiten bzw. Unterschreiten des Einsatzpegels bis zum Beginn des 25 Signalabfalls an. Die Steig- bzw. Fallzeit  $t_{sf}$  des Signals gibt die Zeit bis zum Erreichen des Schnitt-Triggerpegels an. Die ersten und zweiten Signale U1, U2 sind zueinander um  $90^\circ$  verschoben. Die Taktfrequenz ist der Reziprokwert des Vierfachen der Summe aus der Verzögerungszeit  $t_v$  und der 30 Steig- und Abfallzeit  $t_{sf}$ . Über das Steuersignal  $U_{st}$  wird die Verzögerungszeit  $t_v$  oder die Steig- bzw. Fallzeit  $t_{sf}$  gesteuert und damit die Taktfrequenz des Ausgangssignals des zweistufigen Ringoszillators bestimmt.

35 Bei den in Figur 6 gezeigten Phasenzuordnungen der Signale ist auch zu beachten, daß z.B. bei 10 GHz pro mm Luftstrecke bereits  $12^\circ$  Phasenverschiebung auftreten. Bei einer

integrierten Schaltungsanordnung ist die Phasenverschiebung von der Dielektrizitätskonstante des Substrates abhängig. Ein integrierter Aufbau mit Multiplexern, einem spannungsgesteuerten Oszillator VCO sowie Mischern ist 5 aufgrund der geringen Phasenverschiebung vorteilhaft.

Figur 7 zeigt ein Prinzipschaltbild einer Taktsignalerzeugungseinheit. An den Eingang der Taktsignalerzeugungseinheit werden Datensignale mit einer 10 Datenfrequenz von 40 Gbit/s angelegt. Die Taktfrequenz der Datensignale wird durch die Synchronisation eines Führungssignals DF mit einem Vergleichssignal X erreicht. Das Vergleichssignal X wird aus einer ersten und zweiten Nachlaufsynchrosynchronisations-Einheit PLL1, PLL2 gebildet.

15 Die erste Nachlaufsynchrosynchronisations-Einheit PLL1 weist einen ersten spannungsgesteuerten Oszillator VCO1, einen ersten und vierten Mischer M1, M4, einen ersten Tiefpaß TP1 und einen ersten Proportional-Integralregler PI1 auf.

20 Die zweite Nachlaufsynchrosynchronisations-Einheit PLL2 weist einen zweiten spannungsgesteuerten Oszillator VCO2, einen zweiten und dritten Mischer M2, M3, einen zweiten Tiefpaß TP2 sowie einen zweiten Proportional-Integralregler PI2 auf. Der zweite 25 spannungsgesteuerte Oszillator VCO2 erzeugt die gleiche Taktfrequenz wie der erste spannungsgesteuerte Oszillator VCO1.

Ein erstes Ausgangssignal I des ersten Mischers M1 und ein 30 zweites Ausgangssignal Q des zweiten Mischers M2 werden dem dritten Mischer M3 zugeführt. Das Vergleichssignal X des dritten Mischers M3 wird dem vierten Mischer M4 und dem zweiten Tiefpaß TP2 zugeführt.

35 Der Eingang des vierten Mischers M4 wird mit dem Ausgang eines fünften Mischers M5 verbunden. Dieser fünfte Mischer M5

wird eingangsseitig mit den von der optoelektrischen Einheit OEW abgegebenen Datensignalen DO beaufschlagt.

Das Datensignal DO wird über eine Verzögerungseinheit V einem 5 zweiten Eingang des fünften Mischer M5 zugeführt.

Der fünfte Mischer M5 und die Verzögerungseinheit V bilden eine Einheit B zur Bildung eines Führungssignals DF.

Die beiden zueinander um  $90^\circ$  verschobenen Ausgangssignale U1 10 und U2 des ersten spannungsgesteuerten Oszillators VCO1 werden dem ersten Mischer M1 zugeführt. Der erste Mischer liefert ein erstes Ausgangssignal I.

Analog werden die ersten und zweiten Signale U1 und U2 des 15 zweiten spannungsgesteuerten Oszillators VCO2, die zueinander um  $90^\circ$  verschoben sind, dem zweiten Mischer M2 zugeführt. Die Ausgangssignale U1 und U2 haben eine Taktfrequenz von 10GHz. Das Ausgangssignal U1 ist das Taktsignal CLK01 und das Ausgangssignal U2 das Taktsignal CLK02 (siehe Fig.1). Die 20 Taktfrequenz ist jeweils 10 GHz.

Der zweite Mischer M2 liefert das zweite Ausgangssignal Q. Die beiden zueinander um  $90^\circ$  verschobenen ersten und zweiten Ausgangssignale I, Q werden einem dritten Mischer M3 25 zugeführt. Der dritte Mischer M3 liefert das Vergleichssignal X. Das erste Ausgangssignal I dient als drittes Taktsignal CLK03 und hat eine Taktfrequenz von 20 GHz. Das zweite Ausgangssignal Q hat eine Taktfrequenz von ebenfalls 20GHz. Das Vergleichssignal X hat die doppelte Taktfrequenz des 30 ersten oder zweiten Ausgangssignals I, Q.

Neben diesem hochfrequenten Takt entsteht auch noch abhängig von der relativen Phasenlage zwischen dem ersten und zweiten Ausgangssignal I, Q eine Gleichspannung, die über den zweiten 35 Tiefpaß TP2 und den zweiten Proportional-Integralregler PI2 die Phase der Ausgangssignale des zweiten spannungsgesteuerten Oszillators VCO2 so nachregelt, daß

11

zwischen den Flanken des ersten Ausgangssignals I und dem zweiten Ausgangssignal Q eine Phasendifferenz von  $90^\circ$  entsteht. Bei dieser Phasendifferenz enthält das gebildete Vergleichssignal X keinen Gleichstromanteil.

5 Das Vergleichssignal X hat die doppelte Taktfrequenz des ersten oder zweiten Ausgangssignals I, Q. Diese Taktfrequenz ist die höchste in der Schaltungsanordnung zur Taktgenerierung zu verarbeitende Frequenz und ist bestimend für die maximal Bitrate des Führungssignal DF. Mit 10 diesem Vergleichssignal X kann eine konstante Phasenbeziehung zum Führungssignal DF hergestellt werden.

Das hochfrequente Vergleichssignal X des dritten Mischers M3 wird dem vierten Mischer M4 zugeführt. Das Vergleichssignal X wird im vierten Mischer M4 mit dem aus dem Datensignal DO gebildeten Führungssignal DF analog multipliziert.

Der niederfrequente Anteil des vierten Ausgangssignals R des vierten Mischers M4 wird in dem ersten Tiefpass TP1 herausgefiltert und dem Proportional-Integralregler PI1 zugeführt. Mit dem Ausgangssignal Ust1 des Proportional-Integralreglers PI1 wird die Phase zwischen den Ausgangssignalen U1 und U2 des ersten spannungsgesteuerten Oszillators VCO1 nachgeregelt.

25 Das aus den Datensignalen DO gebildete Führungssignal DF wird im Prinzip durch eine EXOR-Verknüpfung zwischen dem Datensignal DO mit dem verzögerten Datensignal DO gewonnen. Die EXOR-Verknüpfung wird durch den fünften Mischer M5 erreicht. Jeder Flankenwechsel des Datensignals DO erzeugt einen Datenimpuls mit definierter Dauer. Die Dauer des Datenimpulses wird durch die Verzögerungseinheit V bestimmt. Für eine optimale Taktgenerierung soll die Dauer der Datenimpulse des Führungssignals DF gleich der halben Dauer 35 des Datensignals DO sein.

## Patentansprüche

1. Schaltungsanordnung zur Erzeugung von Taktsignalen (CLK01, CLK02, CLK03) mit einer ersten Nachlaufsynchrosynchronisations-Einheit (PLL1) mit einem ersten Oszillatator (VCO1) zur Phasensynchronisation zwischen einem Führungssignal (DF) und einem Vergleichssignal (X),  
dadurch gekennzeichnet,  
daß eine zweite Nachlaufsynchrosynchronisations-Einheit (PLL2) zur Bildung des Vergleichssignals (X) vorgesehen ist, wobei ein erstes Ausgangssignal (I) des ersten Oszillators (VCO1) und ein zweites Ausgangssignal (Q) eines zweiten Oszillators (VCO2) in der zweiten Nachlaufsynchrosynchronisations-Einheit (PLL2) in einem dritten Mischung (M3) in der zweiten Nachlaufsynchrosynchronisations-Einheit (PLL2) verglichen und das Vergleichssignal (X) gebildet wird.
2. Schaltungsanordnung nach Anspruch 1,  
dadurch gekennzeichnet,  
daß der erste Oszillatator (VCO1) ein spannungsgesteuerter Oszillatator ist und  
daß ein vierter Mischung (M4) zum Phasenvergleich zwischen dem Führungssignal (DF) und einem Vergleichssignal (X) in der ersten Nachlaufsynchrosynchronisations-Einheit (PLL1) vorgesehen ist und das Ausgangssignal (R) des vierten Mischers (M4) als Eingangssignal für eine erste Regeleinheit (TP1, PI1) zur Bildung einer ersten Stellgröße (Ust1) für den ersten Oszillatator (VCO1) verwendet wird.
3. Schaltungsanordnung nach Anspruch 1,  
dadurch gekennzeichnet,  
daß der zweite Oszillatator (VCO2) ein spannungsgesteuerter Oszillatator ist,  
daß der zweite Oszillatator (VCO2) eine zweite Regeleinheit (TP2, PI2) aufweist, wobei das Vergleichssignal (X) des Mischers (M3) auch als Eingangssignal für die zweite

13

Regeleinheit (TP2, PI2) zur Bildung einer zweiten Stellgröße (Ust2) für den zweiten Oszillator (VCO2) verwendet wird.

4. Schaltungsanordnung nach Anspruch 1,

5 durch gekennzeichnet,  
daß eine Einheit (B) zur Bildung des Führungssignals (DF) aus  
einem fünften Mischers (M5) und einer Verzögerungseinheit (V)  
gebildet ist, wobei Datensignale (DO) und die durch die  
Verzögerungseinheit (V) verzögerten Datensignale (DO) an den  
10 Eingängen des fünften Mischers (M5) anliegen und daß der  
Pegel des Führungssignal (DF) bei jedem Flankenwechsel des  
Datensignals (DO) eine bestimmte Dauer anhält.

5. Schaltungsanordnung nach Anspruch 1 oder 2,

15 durch gekennzeichnet,  
daß der erste Oszillator (VCO1) aus einem ersten  
Ringoszillator (RO1) und einem ersten Mischers (M1) gebildet  
ist, wobei der erste Ringoszillator (RO1) ein erstes und  
zweites Signal (U1, U2) mit einer ersten Frequenz an die  
20 Eingänge des ersten Mischers (M1) abgibt und der erste  
Mischer (M1) das erste Ausgangssignal (I) mit einer zweiten  
Frequenz abgibt.

6. Schaltungsanordnung nach Anspruch 1 oder 3,

25 durch gekennzeichnet,  
daß der zweite Oszillator (VCO2) aus einem zweiten  
Ringoszillator (RO2) und einem zweiten Mischers (M2) gebildet  
ist und der zweite Ringoszillator (RO2) ein erstes und  
zweites Signal (U1, U2) mit einer ersten Frequenz an den  
30 Eingängen des zweiten Mischers (M2) anliegt und der zweite  
Mischer (M2) das zweite Ausgangssignal (Q) mit einer zweiten  
Frequenz abgibt.

14

7. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t,

daß die erste und zweite Regeleinheit (TP1, PI1; TP2, PI2)

5 jeweils aus einem Tiefpaß (TP1, TP2) und einem Proportional-Integralregler (PI1, PI2) gebildet ist.

8. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

10 d a d u r c h g e k e n n z e i c h n e t,

daß der erste und zweite Ringoszillator (R01, R02) aus einem in Serienschaltung angeordneten ersten und zweiten Schmitt-Trigger (OZ1, OZ2) gebildet ist.

15 9. Verfahren zur Erzeugung von Taktsignalen (CLK01, CLK02, CLK03) mit einer ersten Nachlaufsynchrosynchronisations-Einheit (PLL1) mit einem ersten Oszillatator (VCO1) zur Phasensynchronisation zwischen einem Führungssignal (DF) und einem Vergleichssignal (X),

20 d a d u r c h g e k e n n z e i c h n e t,

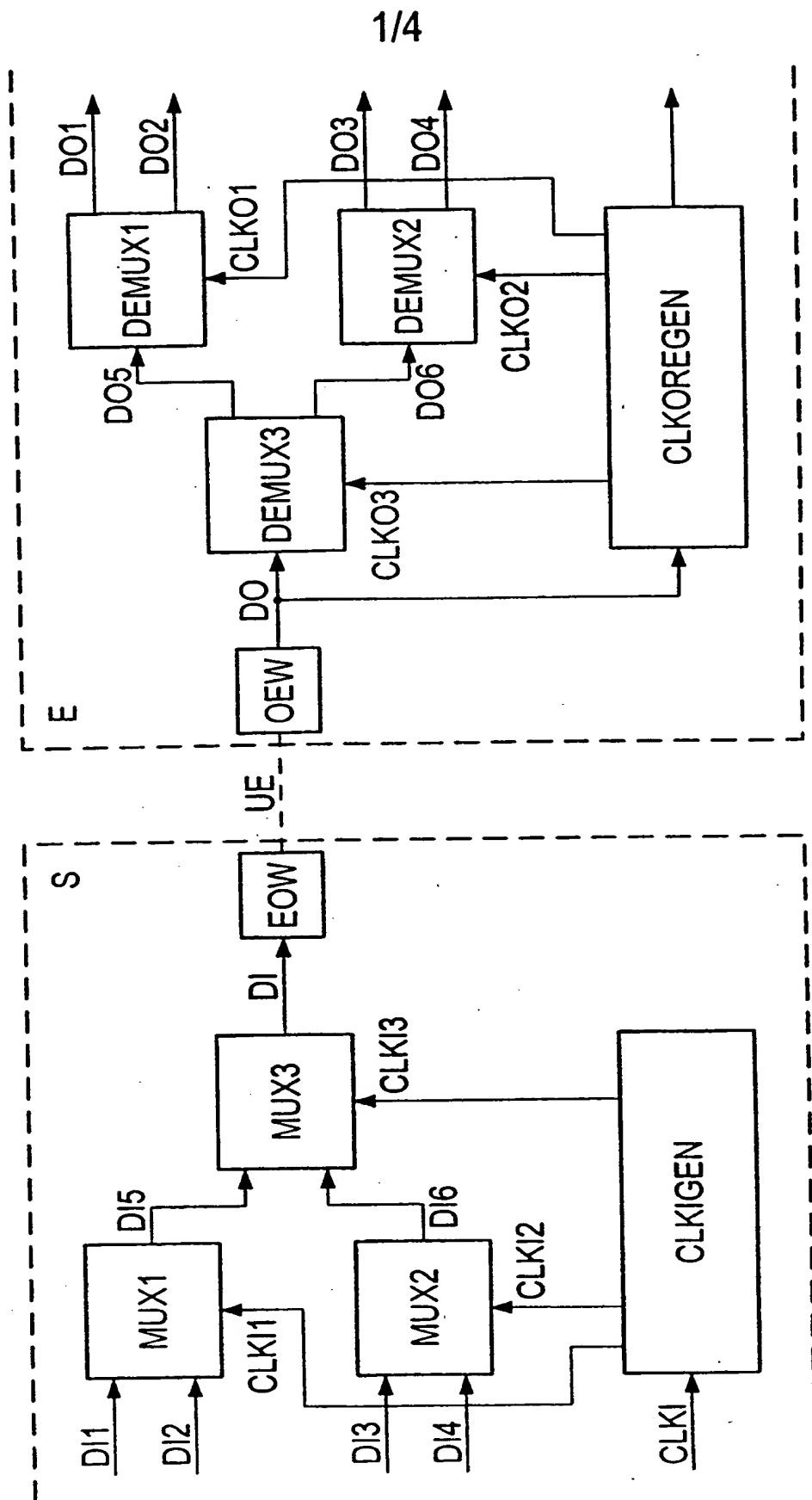
daß aus dem ersten Ausgangssignal (I) des ersten Oszillators (VCO1) und einem zweiten Ausgangssignal (Q) eines zweiten Oszillators (VCO2) in einer zweiten Nachlaufsynchrosynchronisations-Einheit (PLL2) das Vergleichssignal (X) gebildet wird.

25

30

35

FIG 1



2/4

FIG 2

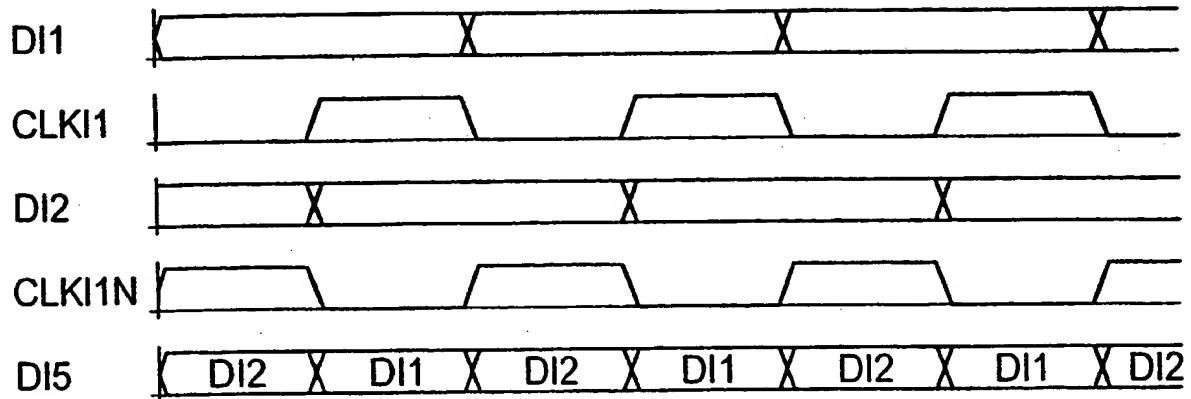


FIG 3

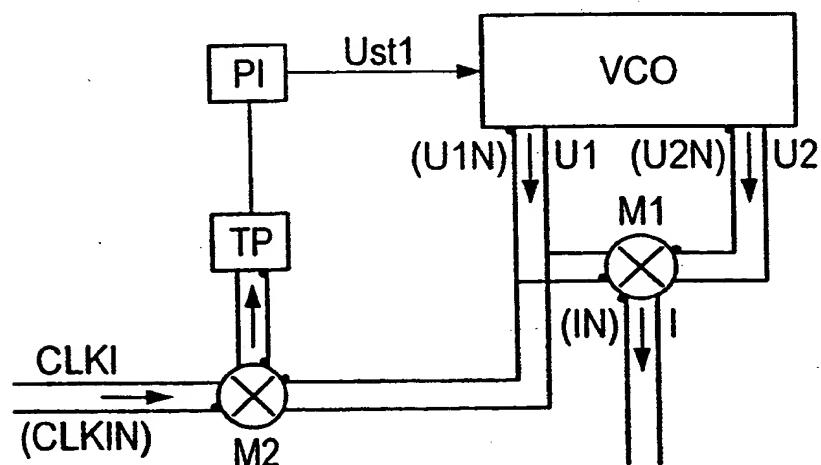
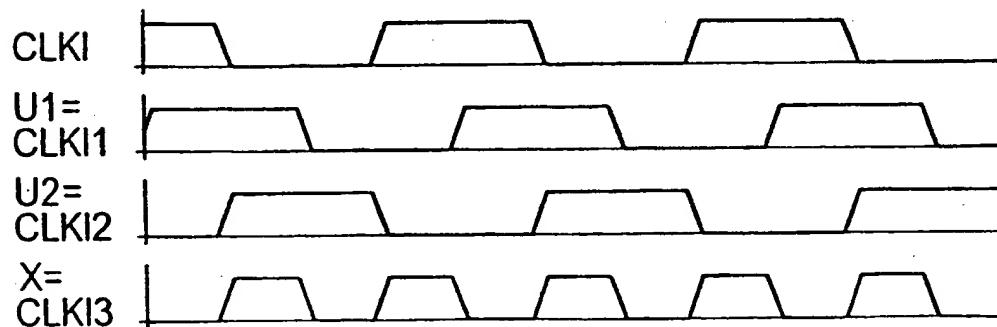


FIG 4



3/4

FIG 5

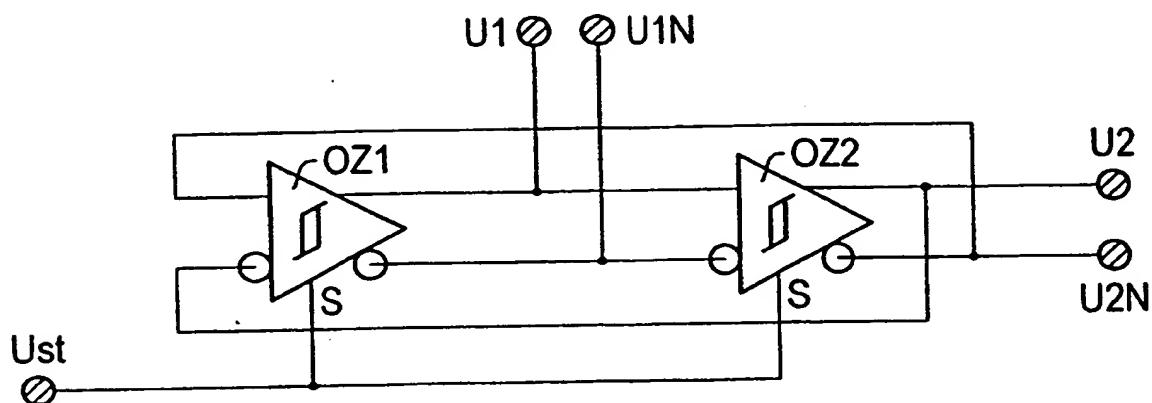


FIG 6

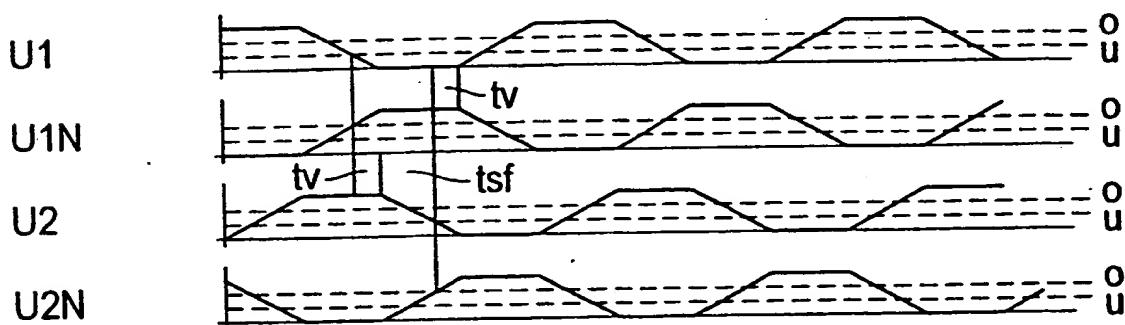
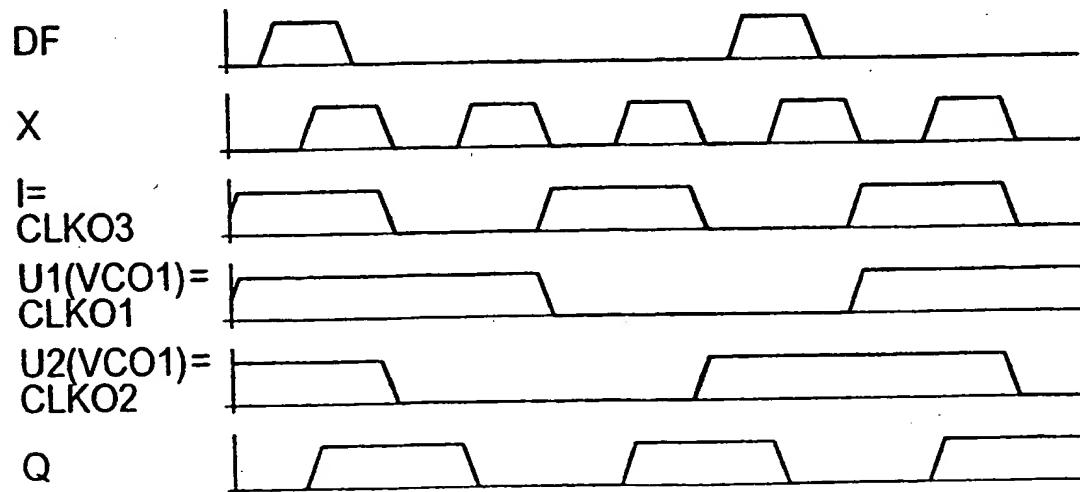


FIG 8



4/4

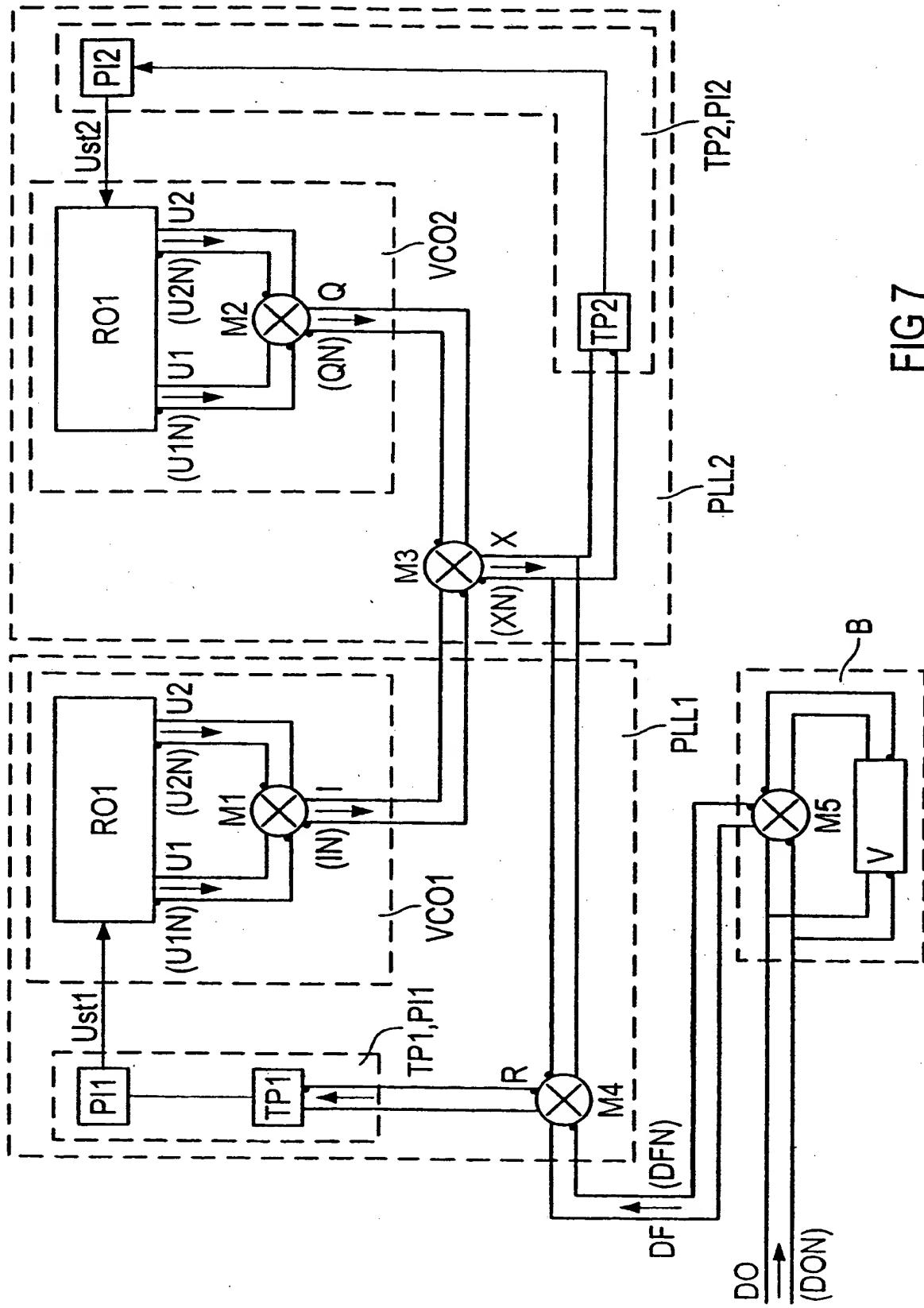
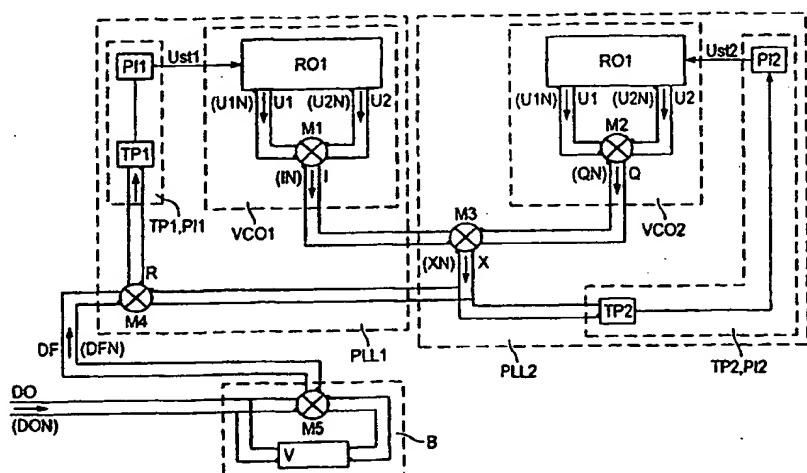


FIG 7

(51) Internationale Patentklassifikation <sup>7</sup> : <b>H03L 7/22, H04J 3/04, H04L 7/033</b>		A3	(11) Internationale Veröffentlichungsnummer: <b>WO 00/14873</b>
			(43) Internationales Veröffentlichungsdatum: <b>16. März 2000 (16.03.00)</b>
(21) Internationales Aktenzeichen: <b>PCT/DE99/02734</b>		(81) Bestimmungsstaaten: AU, BR, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).	
(22) Internationales Anmeldedatum: 1. September 1999 (01.09.99)			
(30) Prioritätsdaten: 198 41 008.5 8. September 1998 (08.09.98) DE		Veröffentlicht <i>Mit internationalem Recherchenbericht.</i>	
(71) Anmelder: SIEMENS AKTIENGESELLSCHAFT (DE/DE); Wittelsbacherplatz 2, D-80333 München (DE).		(88) Veröffentlichungsdatum des internationalen Recherchenberichts: <b>2. Juni 2000 (02.06.00)</b>	
(72) Erfinder: DIETRICH, Werner; Siegfriedgasse 8/3, A-1210 Wien (AT).			

(54) Title: CIRCUIT AND METHOD FOR GENERATING CLOCK PULSES

(54) Bezeichnung: SCHALTUNGSANORDNUNG UND VERFAHREN ZUR TAKTERZEUGUNG



## (57) Abstract

The invention relates to a circuit in which an in-phase condition is obtained in a first tracking synchronization unit between a reference signal and a comparison signal. To this end, a second tracking synchronization unit is used for generating the comparison signal, whereby a first output signal of a first oscillator of the first tracking synchronization unit and a second output signal of a second oscillator of the second tracking synchronization unit are used for generating the comparison signal.

**(57) Zusammenfassung**

Bei dieser Schaltungsanordnung wird eine Phasengleichheit in einer ersten Nachlaufsynchros-Einheit zwischen einem Führungssignal und einem Vergleichssignal dadurch erreicht, daß eine zweite Nachlaufsynchros-Einheit zur Bildung des Vergleichssignals verwendet wird, wobei ein erstes Ausgangssignal eines ersten Oszillators der ersten Nachlaufsynchros-Einheit und ein zweites Ausgangssignal eines zweiten Oszillators der zweiten Nachlaufsynchros-Einheit zur Bildung des Vergleichssignals verwendet wird.

**LEDIGLICH ZUR INFORMATION**

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Leitland	SZ	Swasiland
AZ	Aserbaidschan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänen		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		

# INTERNATIONAL SEARCH REPORT

Int. Search Application No  
PCT/DE 99/02734

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 H03L7/22 H04J3/04 H04L7/033

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
IPC 7 H03L H04J H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 549 881 A (SEL ALCATEL AG ; ALCATEL NV (NL)) 7 July 1993 (1993-07-07) abstract page 2, line 31 -page 3, line 17	1,9
A	US 4 186 356 A (REMY JOEL) 29 January 1980 (1980-01-29) abstract column 1, line 6 - line 11 column 2, line 15 -column 4, line 10	2-8
X		1,9
A		2-8
		-/-

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

\* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the International filing date
- \*L\* document which may throw doubts on priority, claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the International filing date but later than the priority date claimed

- \*T\* later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*S\* document member of the same patent family

Date of the actual completion of the International search

29 February 2000

Date of mailing of the International search report

06/03/2000

Name and mailing address of the ISA  
European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl.  
Fax: (+31-70) 340-3018

Authorized officer

Chauvet, C

## INTERNATIONAL SEARCH REPORT

National Application No

PCT/DE 99/02734

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	AUSTIN J ET AL: "DOPPLER CORRECTION OF THE TELECOMMUNICATIONS PAYLOAD OSCILLATORS IN THE UK T-SAT" PROCEEDINGS OF THE EUROPEAN MICROWAVE CONFERENCE, GB, TUNBRIDGE WELLS, MICROWAVE EXHIBITIONS, vol. CONF. 18, 1988, pages 851-857, XP000094117 abstract Part 4.	1,9
A	US 5 734 283 A (HEDBERG MATS OLOF JOAKIM) 31 March 1998 (1998-03-31) abstract column 6, line 5 -column 7, line 44	2-8 1-9
A	US 5 128 940 A (WAKIMOTO HIROTSUGU) 7 July 1992 (1992-07-07) abstract column 4, line 58 -column 6, line 3 column 6, line 29 - line 41 column 7, line 43 - line 62 column 8, line 15 - line 49	1-9
A	DE 38 37 246 A (SIEMENS AG) 3 May 1990 (1990-05-03) abstract column 3, line 11 -column 5, line 35	1-9

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

Int'l. Serial Application No.  
PCT/DE 99/02734

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
EP 0549881	A 07-07-1993	DE 4139342 A		03-06-1993
		CA 2084047 A		30-05-1993
		FI 925325 A		30-05-1993
		JP 5284023 A		29-10-1993
US 4186356	A 29-01-1980	FR 2388437 A		17-11-1978
		FR 2394920 A		12-01-1979
		DE 2816077 A		02-11-1978
		GB 1588906 A		29-04-1981
US 5734283	A 31-03-1998	AU 679447 B		03-07-1997
		AU 4518293 A		31-01-1994
		BR 9306648 A		08-12-1998
		CA 2139237 A		20-01-1994
		CN 1085711 A		20-04-1994
		EP 0671086 A		13-09-1995
		FI 946198 A		26-01-1995
		JP 7508626 T		21-09-1995
		MX 9303891 A		31-01-1994
		NO 945097 A		30-12-1994
		SE 9202032 A		02-01-1994
		WO 9401945 A		20-01-1994
		SE 9303434 A		20-04-1995
		SE 9303435 A		02-01-1994
		US 5526361 A		11-06-1996
US 5128940	A 07-07-1992	JP 2877369 B		31-03-1999
		JP 3097329 A		23-04-1991
		FR 2652968 A		12-04-1991
DE 3837246	A 03-05-1990	NONE		

# INTERNATIONALER RECHERCHENBERICHT

Nationales Aktenzeichen

PCT/DE 99/02734

A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 H03L7/22 H04J3/04 H04L7/033

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
IPK 7 H03L H04J H04L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

## C. ALS WESENTLICH ANGEBEHNE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 0 549 881 A (SEL ALCATEL AG ; ALCATEL NV (NL)) 7. Juli 1993 (1993-07-07) Zusammenfassung	1,9
A	Seite 2, Zeile 31 -Seite 3, Zeile 17	2-8
X	US 4 186 356 A (REMY JOEL) 29. Januar 1980 (1980-01-29) Zusammenfassung	1,9
A	Spalte 1, Zeile 6 - Zeile 11 Spalte 2, Zeile 15 -Spalte 4, Zeile 10	2-8
		-/-

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :	<p>"T" Spätere Veröffentlichung, die nach dem Internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist</p> <p>"X" Veröffentlichung von besonderer Bedeutung; die beantragte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erforderlicher Tätigkeit beruhend betrachtet werden</p> <p>"Y" Veröffentlichung von besonderer Bedeutung; die beantragte Erfindung kann nicht als auf erforderlicher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist</p> <p>"&amp;" Veröffentlichung, die Mitglied derselben Patentfamilie ist</p>
Datum des Abschlusses der Internationalen Recherche	Absendedatum des Internationalen Recherchenberichts

29. Februar 2000

06/03/2000

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl  
Fax. (+31-70) 340-3016

Bevollmächtigter Bediensteter

Chauvet, C

## INTERNATIONALER RECHERCHENBERICHT

Int. Sonstiges Abzeichen

PCT/DE 99/02734

## C.(Fortsetzung) ALS WESENTLICH ANGEBEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	AUSTIN J ET AL: "DOPPLER CORRECTION OF THE TELECOMMUNICATIONS PAYLOAD OSCILLATORS IN THE UK T-SAT" PROCEEDINGS OF THE EUROPEAN MICROWAVE CONFERENCE, GB, TUNBRIDGE WELLS, MICROWAVE EXHIBITIONS, Bd. CONF. 18, 1988, Seiten 851-857, XP000094117 Zusammenfassung Teil 4.	1, 9
A	US 5 734 283 A (HEDBERG MATS OLOF JOAKIM) 31. März 1998 (1998-03-31) Zusammenfassung Spalte 6, Zeile 5 - Spalte 7, Zeile 44	2-8
A	US 5 128 940 A (WAKIMOTO HIROTSUGU) 7. Juli 1992 (1992-07-07) Zusammenfassung Spalte 4, Zeile 58 - Spalte 6, Zeile 3 Spalte 6, Zeile 29 - Zeile 41 Spalte 7, Zeile 43 - Zeile 62 Spalte 8, Zeile 15 - Zeile 49	1-9
A	DE 38 37 246 A (SIEMENS AG) 3. Mai 1990 (1990-05-03) Zusammenfassung Spalte 3, Zeile 11 - Spalte 5, Zeile 35	1-9

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 99/02734

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie		Datum der Veröffentlichung
EP 0549881 A	07-07-1993	DE	4139342 A	03-06-1993
		CA	2084047 A	30-05-1993
		FI	925325 A	30-05-1993
		JP	5284023 A	29-10-1993
US 4186356 A	29-01-1980	FR	2388437 A	17-11-1978
		FR	2394920 A	12-01-1979
		DE	2816077 A	02-11-1978
		GB	1588906 A	29-04-1981
US 5734283 A	31-03-1998	AU	679447 B	03-07-1997
		AU	4518293 A	31-01-1994
		BR	9306648 A	08-12-1998
		CA	2139237 A	20-01-1994
		CN	1085711 A	20-04-1994
		EP	0671086 A	13-09-1995
		FI	946198 A	26-01-1995
		JP	7508626 T	21-09-1995
		MX	9303891 A	31-01-1994
		NO	945097 A	30-12-1994
		SE	9202032 A	02-01-1994
		WO	9401945 A	20-01-1994
		SE	9303434 A	20-04-1995
		SE	9303435 A	02-01-1994
		US	5526361 A	11-06-1996
US 5128940 A	07-07-1992	JP	2877369 B	31-03-1999
		JP	3097329 A	23-04-1991
		FR	2652968 A	12-04-1991
DE 3837246 A	03-05-1990	KEINE		